

Requested Patent: JP2000134114A

Title:

SOFT DISCRIMINATION ML DECODER, ERROR CORRECTION CIRCUIT AND
DIGITAL MAGNETIC RECORDING AND REPRODUCING DEVICE USING THE
DECODER ;

Abstracted Patent: JP2000134114 ;

Publication Date: 2000-05-12 ;

Inventor(s):

KOBAYASHI NAOYA; KONDO MASAHIRO; WATABE YOSHIHISA; SAWAGUCHI
HIDEKI; MITA SEIICHI ;

Applicant(s): HITACHI LTD ;

Application Number: JP19980305671 19981027 ;

Priority Number(s):

H03M13/23; G11B5/09; G11B20/18 ;

IPC Classification:

Equivalents:

ABSTRACT:

PROBLEM TO BE SOLVED: To attain recording/reproduction with high density and at high speed by applying hard discrimination Viterbi detection to a PR equalization signal, re-editing a PR channel signal, delaying the PR equalization signal, using the PR channel signal that is again edited and an output of a delay circuit so as to calculate the reliability of a maximum likelihood decoding series and an error pattern corresponding thereto, and outputting the calculated result.SOLUTION: A recording coding section 101 at a recording side of the device converts a 0, 1 information series as digital data into a high-rate MTR code. A cyclic redundancy check code CRCC coding section 102 applies error correction coding to the recorded and coded series. A pre-coder 103 converts the series that is CRCC-coded into pre-coded series, which are recorded into a magnetic recording medium 104 via an amplifier and a recording head or the like. On the reproducing side, however, the magnetic information recorded on the magnetic recording medium 104 is converted into an analog electric signal at a reproduction side and an A/D converter 105 converts the signal into a digital signal.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-134114

(P2000-134114A)

(43)公開日 平成12年5月12日 (2000.5.12)

(51)Int.Cl.⁷

H 03 M 13/23

G 11 B 5/09

20/18

識別記号

3 6 1

5 3 4

5 7 2

F I

H 03 M 13/12

G 11 B 5/09

20/18

マーク (参考)

5 D 0 3 1

5 J 0 6 5

5 3 4 A

5 7 2 B

審査請求 未請求 請求項の数13 OL (全 17 頁)

(21)出願番号

特願平10-305671

(22)出願日

平成10年10月27日 (1998.10.27)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72)発明者 小林 直哉

東京都国分寺市東恋ヶ窓一丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 近藤 昌暗

神奈川県小田原市国府津2880番地 株式会

社日立製作所ストレージシステム事業部内

(74)代理人 100091096

弁理士 平木 祐輔

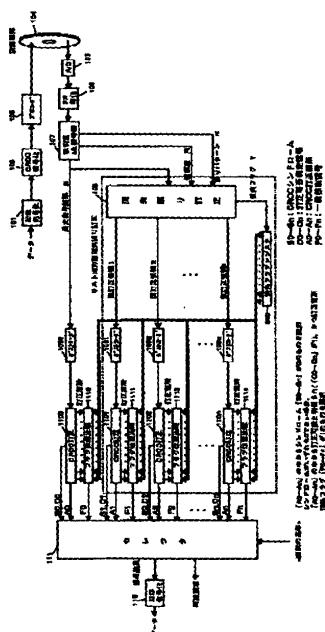
最終頁に続く

(54)【発明の名称】 誤判定ML復号器、誤り訂正回路及びそれを用いたディジタル磁気記録再生装置

(57)【要約】

【課題】 従来よりも高い消失誤り訂正能力を有し、高密度記録が可能なディジタル磁気記録再生装置を提供する。

【解決手段】 MLから出力された最尤復号系列について信頼度がある閾値よりも低い箇所を消失誤りとして時系列に特定し、消失フラグを立てる。CRC C ブロックにあたり該消失箇所を1箇所ずつ又は複数箇所ずつ互いに異なる位置を仮訂正したものをそれぞれ消失仮訂正候補系列とし、最尤復号候補系列とともに各々をCRC C等により誤り訂正又は検出し、誤りのないもの又は誤り訂正可能などを選択する。誤り訂正後の各候補について、実際に訂正した位置に消失フラグが存在するかをチェックし、存在する候補を選択する。



【特許請求の範囲】

【請求項1】 入力されたパーシャルレスポンス(PR)等化信号に対して軟判定ML復号を行う軟判定ML復号器において、前記PR等化信号に対して硬判定ビタビ検出を行うビタビ検出手段と、前記ビタビ検出手段の最尤復号系列を用いてPRチャネル信号を再構成するチャネル再構成手段と、前記PR等化信号を前記ビタビ検出手段の処理時間分遅延させる遅延回路と、前記ビタビ検出手段の最尤復号系列、前記チャネル再構成手段によって再構成されたPRチャネル信号及び前記遅延回路の出力を用いて前記最尤復号系列の信頼度及び対応する誤りパターンを計算する手段を備え、前記最尤復号系列とともに信頼度及び対応する誤りパターンを出力することを特徴とする軟判定ML復号器。

【請求項2】 最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失誤り訂正を行う消失誤り訂正回路において、消失箇所を特定し特定された消失箇所に消失フラグを立てる手段と、前記消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備えることを特徴とする消失誤り訂正回路。

【請求項3】 請求項2記載の消失誤り訂正回路と、CRCC訂正回路と組み合せることにより、CRCCブロック中の複数誤り事象を訂正する機能を有することを特徴とする誤り訂正装置。

【請求項4】 最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し特定された消失箇所に消失フラグを立てる手段と、前記最尤復号系列の前記消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、

前記最尤復号系列及び前記各候補系列に対して各々誤り訂正を行う複数の誤り訂正回路と、前記誤り訂正回路で訂正された位置に消失フラグが存在するか否かをチェックし、訂正位置に消失フラグが存在する候補系列又は最尤復号系列を選択する手段とを備えることを特徴とする誤り訂正装置。

【請求項5】 誤り訂正符号としてCRCCを用いた誤り訂正装置において、

最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し1CRCCブロック長にわたる全ての消失箇所を記憶するレジスタと、前記最尤復号系列の前記消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、

前記最尤復号系列及び前記各候補系列に対して各々誤り訂正を行う複数のCRCC訂正回路とを備え、前記各CRCC訂正回路で誤り訂正された系列においてCRCC訂正回路による訂正箇所を出力し、これと前記

レジスタの内容を比較し、前記訂正箇所に該当する消失箇所が存在する場合にCRCC訂正回路は正しく訂正したと判定し、前記訂正箇所に該当する消失箇所が存在しない場合にCRCC訂正回路は誤訂正したものと判定することを特徴とする誤り訂正装置。

【請求項6】 誤り訂正符号としてCRCCを用い、プリコードされた系列の誤り訂正装置において、最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し1CRCCブロック長にわたる全ての消失箇所を記憶するレジスタと、前記最尤復号系列の前記消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、

前記最尤復号系列及び前記各候補系列を各々ポストコード処理する複数のポストコードと、前記各ポストコードから出力された系列に対して各々誤り訂正を行う複数のCRCC訂正回路とを備え、前記各CRCC訂正回路で誤り訂正された系列においてCRCC訂正回路によるポストコード前の訂正箇所を出力し、これと前記レジスタの内容を比較し、前記訂正箇所に該当する消失箇所が存在する場合にCRCC訂正回路は正しく訂正したと判定し、前記訂正箇所に該当する消失箇所が存在しない場合にCRCC訂正回路は誤訂正したものと判定することを特徴とする誤り訂正装置。

【請求項7】 請求項5又は6記載の誤り訂正装置において、CRCCブロック長にわたる前記最尤復号系列に対し、前記消失箇所を仮訂正した結果を仮訂正箇所が互いに異なるように複数の候補系列に分配し、前記候補系列のそれぞれにCRCC訂正を行うことにより、CRCCブロック中の複数箇所の誤り事象を訂正する機能を有することを特徴とする誤り訂正装置。

【請求項8】 請求項5又は6記載の誤り訂正装置において、CRCCブロック中の前記消失箇所を仮訂正した結果を互いに異なるm箇所ずつを仮訂正した候補系列に分配し、前記候補系列のそれぞれにCRCC訂正を行うことにより、CRCCブロック中の(m+1)箇所の誤り事象を訂正する機能を有することを特徴とする誤り訂正装置。

【請求項9】 請求項5又は6記載の誤り訂正装置において、CRCCブロック長にわたる前記信頼度をピット毎に判定閾値と比較し、判定閾値よりも小さい場合に、そのピット位置を先頭として前記誤りパターンを消失箇所とし、前記消失箇所を仮訂正し、これを第k(1≤k≤n)候補系列に分配し、これ以外の全ての候補系列には仮訂正を行う前の最尤復号系列を分配する手段、及び前記分配処理後にkを1増加し、kが最大値nに達するまで前記一連の処理を繰り返す手段を設けたことを特徴とする誤り訂正装置。

【請求項10】 磁気記録媒体から読み出した信号波形をパーシャルレスポンス(PR)等化するPR等化手段

と、前記PR等化手段から得られた信号系列から軟判定ML復号を行い、その最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを出力する軟判定復号手段と、誤り訂正手段と、

を含むデジタル磁気記録再生装置であって、前記誤り訂正手段として請求項3～9のいずれか1項記載の誤り訂正装置を用いたことを特徴とするデジタル磁気記録再生装置。

【請求項11】 請求項10記載のデジタル磁気記録再生装置において、前記軟判定復号手段として請求項1記載の軟判定ML復号器を用いたことを特徴とするデジタル磁気記録再生装置。

【請求項12】 記録符号化し、誤り訂正符号化して磁気記録媒体に記録されたデジタル情報を再生するデジタル磁気記録再生装置において、磁気記録媒体から読み出した信号波形をバーシャルレスポンス(PR)等化するPR等化手段と、前記PR等化手段から得られた信号系列から軟判定ML復号を行い、その最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを出力する軟判定復号手段と、前記最尤復号系列並びに復号誤りパターンと信頼度を用いて消失箇所を特定し特定された箇所に消失フラグを立てる手段と、

前記消失フラグの立った箇所について消失誤り訂正を行い、前記消失誤り訂正によって複数の候補系列を同時に出力する手段と、前記候補系列及び前記最尤復号系列のそれぞれに対して誤り検出・訂正を行い、誤りのない系列又は訂正可能な系列を選択し、誤りのない系列についてはそのまま、訂正可能な系列については前記誤り検出・訂正による訂正後の出力を記録復号し、もとの情報を再生する手段と、前記誤り訂正後の各系列について、誤りのないもの又は誤り訂正可能かつ、誤訂正されていないと判定された系列を復号系列とする手段とを設けたことを特徴とするデジタル磁気記録再生装置。

【請求項13】 請求項10～12のいずれか1項記載のデジタル磁気記録再生装置において、記録符号として1連続長が3以下、0連続長が11以下の符号化レート16/17の記録符号を用い、PR等化信号としてそのインパルス応答が(5, 4, -3, -4, -2)となるものを用いたことを特徴とするデジタル磁気記録再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁気ディスク装置等のデジタル磁気記録再生装置に関し、特に、デジタルデータを高密度に記録再生するためのデジタル磁気記録再生装置と、それに用いられる軟判定ML復号器及び誤り訂正回路に関する。

【0002】

【従来の技術】磁気ディスク装置への高密度記録・高速化の要望はますます高まっており、これを支える記録再生系の信号処理技術も高密度・高速記録に対応してきた。記録符号では、その符号化レートRを高くし、現在ではR=8/9が主流となっている。更に最近では、より高レートなR=16/17記録符号も実用化され始めている。また、高密度記録に伴う符号間干渉の増大による信号対雑音比の低下に対処するために、バーシャルレスポンス等化方式を採用し、再生チャネルで構成される既知の干渉を用いて、ビタビアルゴリズム(最尤系列推定)により再生信号に最も近い信号系列を検出するPR4ML(Partial Response Class 4 with Maximum Likelihood Detection)が適用され、既にLSIとして磁気ディスク製品に搭載されている。PR4ML処理部への入力信号系列を0, 1バイナリデータとすると、PR4MLによって得られる信号系列間の最小2乗距離(MSED: Minimum Squared Euclidean Distance)は、2であることが知られている。よってPR4MLは、最尤系列推定を行わずに破壊情報を0, 1のみで判定するピーグ検出方式(MSED=1)に比べて、雑音に対する余裕度が3dB向上する。

【0003】PR4MLよりも更に高密度記録を実現するためには、MSEDをより大きくするような信号処理技術が必要となる。これを実現する方法として、EPR4ML(Extended PR4ML), EEP4ML(Extended EPR4ML)などがある。これらは、PR4MLの考え方を拡張したものであり、MSEDはそれぞれ4, 6(バイナリ換算)になることが知られている。またチャネル状態数は、EPR4MLで8, EEP4MLで16になる。

【0004】図2に、従来用いられているデジタル磁気記録再生装置の構成を示す。図において、記録側では、デジタルデータとしての0, 1情報系列は、記録符号化部201により、R=8/9, 16/17等の高レート符号に変換される。記録符号は周知のように、0の連続数を有限に抑えることで、再生部のタイミング抽出や利得制御(図2では省略)の性能低下を防ぐことを目的としている。記録符号化された系列は更に、プリコード202により、 $1/(1+D)$ 等を伝達関数とする符号に変換される。ここで、Dは遅延演算子であり、遅延時間はビット間隔に等しい。プリコード202により、再生部ビタビ検出後の復号誤り伝播長を有限に抑えることができる。プリコードされた系列は、増幅器203、記録ヘッド204を介し、磁気記録媒体205に磁気情報として記録される。

【0005】一方、再生側では、磁気記録媒体205に記録された磁気情報を、再生ヘッド206、増幅器207を介してアナログ電気信号に変換し、これをA/D変換器208で、ビット間隔毎にサンプルされたディジタル

ル信号に変換する。前記ディジタル信号は、PR等化器209により、PR4、EPR4、EEPR4等のパーシャルレスポンスチャネルに等化される。前記PR等化器は、周知のトランスバーサルフィルタによって実現できる。PR等化回路の出力は、PRチャネル特性によって定まる信号レベルに、雑音が加算されたものとなる。ここで、雑音は、媒体雑音や、再生側ヘッドより混入した雑音、A/D量子化雑音であり、これらはPR等化回路209を通ることにより、相間のある有色雑音となる。前記雑音の加わった等化信号は、硬判定ML復号器(ビタビ検出器)210により、最尤系列推定(MLSE: Maximum Likelihood Sequence Estimation)がなされ、最も確からしいデータ系列を出力する。周知のように、前記プリコードに対する逆特性($1+D$)は、ビタビ検出器内部でNRZI(Non Return to Zero Inverted)として出力できるので、ポストコードは省略できる。前記ビタビ検出されたデータ系列は、記録復号部211により、情報系列に復元される。

【0006】このように、ディジタル磁気記録再生装置では、高レート記録符号を用いるとともに、パーシャルレスポンスとビタビ検出とを組み合せることで、再生信号の信号対雑音比を高め、高密度記録を実現している。最近では、上記従来技術に加えて、更に記録密度を高めるための信号処理方式が種々検討されている。その有力方式として、SOVA(Soft-Output Viterbi Algorithm)がある。これは、硬判定出力型PRML検出部210において、最尤復号されたデータに加え、その信頼度(復号結果の確からしさに関する情報)を出力し、アナログ値としての復号系列を得る方式である。書き込み側で予め符号化(外符号化)しておけば、読み出し側では前記アナログ値を用いて、外符号を軟判定復号izerことができる。軟判定復号は、アナログ値を信頼度情報として利用できるため、硬判定復号に比べて誤り率特性が向上することが知られている。

【0007】上記軟判定復号は一般に、外符号がたたみ込み符号の場合に、これを軟判定ビタビ復号を用いて外復号を行うことで最大限の効果を得ることができる。ところが近年の磁気記録では、高密度記録のために1.6/1.7程度の高符号化レートが要求されることや、符号に0連続長制限を加える必要があり、たたみ込み符号ではこれらの条件を満たすことは困難である。従って、磁気記録においては外符号に高レートを実現可能なCRCC(Cyclic Redundancy Check Code)ブロック符号を用いることが有用である。ブロック符号の軟判定復号法としては、GMD(Generalized Minimum Distance)復号法やChase復号法が知られている。これらはいずれも処理が複雑であり、高速処理が要求される磁気記録に適用することは困難である。

【0008】

【発明が解決しようとする課題】軟判定復号の最も簡易

な実現方法の一つに、消失誤り訂正がある。これは、ML復号系列とともに信頼度情報(以下、信頼度)を併用し、信頼度の低い復号系列を消失ビットとして仮訂正を行い、誤り検出によってシンドロームが0となるように復号する方式である。一般に符号の最小ハミング距離を $d = 2t + 1$ (ビット)とすると、通常の誤り訂正では t ビットまでの誤りを訂正できるが、消失誤り訂正では $(d - 1)$ ビットまでの誤りを訂正することができるようになり、約2倍の誤り訂正能力を有するようになる。ただし、実際の訂正能力は消失ビット位置を特定する確度で支配されるため、消失箇所をできるだけ正確に推定することが重要である。

【0009】消失誤り訂正を磁気記録に適用した公知例は現在のところ見当らないが、一般に、消失誤り訂正においては、復号信頼度を用いて誤りの発生したと思われる箇所を特定し、その箇所を想定される誤りパターンで仮訂正した後、CRCCにより誤り検出を行い、シンドロームが0となるまで上記処理を繰り返す。しかるに、近年300Mbit/s程度以上の高速処理の要求される磁気記録において、上記繰り返し処理を用いることは実用上困難である。また、CRCCにより誤り検出のみを行う方式では、誤り検出機能だけを用いて誤りの有無をチェックしているために、CRCCブロック中の少なくとも2箇所以上を同時に仮訂正する必要があり、そのための消失箇所の特定に膨大な処理時間がかかり、高速処理を実現することができない。加えて、CRCCの誤り訂正機能を用いたとしても、誤訂正が生じた場合にこれを検出する手段が考案されておらず、消失誤り訂正能力が低下するという問題がある。

【0010】本発明は、このようなディジタル磁気記録再生装置の現状に鑑み、従来よりも高い消失誤り訂正能力を有し、高速かつ高密度記録が可能なディジタル磁気記録再生装置、及びそれに用いられる軟判定ML復号器、誤り訂正回路を提供することを目的とする。

【0011】

【課題を解決するための手段】上記課題を解決するため、本発明では誤り検出機能及び訂正機能とともに用いて消失誤り訂正を実現する。また、消失誤り訂正において、誤り検出・訂正手段による誤訂正を検出する手段を設け、消失誤り訂正能力の低下を防止する。すなわち、MLから出力された最尤復号系列について信頼度がある閾値よりも低い箇所を消失誤りとして時系列に特定し、消失フラグを立てる手段、CRCCブロックにわたり該消失箇所を1箇所ずつ又は複数箇所ずつ互いに異なる位置を仮訂正したものをそれぞれ消失訂正候補系列とし、前記最尤復号候補系列とともに、各々をCRCC等により誤り訂正又は検出し、誤りのないもの又は誤り訂正可能なものを選択する手段、及び前記誤り訂正後の各候補について、実際に訂正した位置に前記消失フラグが存在するかをチェックし、存在する候補を選択する手段を設

ける。

【0012】すなわち、本発明の軟判定ML復号器は、入力されたパーシャルレスポンス(PR)等化信号に対して軟判定ML復号を行う軟判定ML復号器において、PR等化信号に対して硬判定ビタビ検出を行うビタビ検出手段と、ビタビ検出手段の最尤復号系列を用いてPRチャネル信号を再構成するチャネル再構成手段と、PR等化信号をビタビ検出手段の処理時間分遅延させる遅延回路と、ビタビ検出手段の最尤復号系列、チャネル再構成手段によって再構成されたPRチャネル信号及び遅延回路の出力を用いて最尤復号系列の信頼度及び対応する誤りパターンを計算する手段を備え、最尤復号系列とともに信頼度及び対応する誤りパターンを出力することを特徴とする。

【0013】また、本発明の消失誤り訂正回路は、最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失誤り訂正を行う消失誤り訂正回路において、消失箇所を特定し特定された消失箇所に消失フラグを立てる手段と、消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備えることを特徴とする。この消失誤り訂正回路と、CRCC訂正回路と組み合せると、CRCCブロック中の複数誤り事象を訂正する機能を有する誤り訂正装置を実現することができる。

【0014】また、本発明の誤り訂正装置は、最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し特定された消失箇所に消失フラグを立てる手段と、最尤復号系列の消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、最尤復号系列及び各候補系列に対して各々誤り訂正を行う複数の誤り訂正回路と、誤り訂正回路で訂正された位置に消失フラグが存在するか否かをチェックし、訂正位置に消失フラグが存在する候補系列又は最尤復号系列を選択する手段とを備えることを特徴とする。

【0015】また、本発明の誤り訂正装置は、誤り訂正符号としてCRCCを用いた誤り訂正装置において、最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し1CRCCブロック長にわたる全ての消失箇所を記憶するレジスタと、最尤復号系列の前記消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、最尤復号系列及び前記各候補系列に対して各々誤り訂正を行う複数のCRCC訂正回路とを備え、各CRCC訂正回路で誤り訂正された系列においてCRCC訂正回路による訂正箇所を出し、これとレジスタの内容を比較し、訂正箇所に該当する消失箇所が存在する場合にCRCC訂正回路は正しく訂正したと判定し、訂正箇所に該当する消失箇所が存在しない場合にCRCC訂正回路は誤訂正したものと判定することを特徴とする。

とする。

【0016】前記最尤復号系列及び各候補系列に対してCRCC訂正回路による誤り訂正の前にポストコードによるポストコード処理を行っている場合には、CRCC訂正回路によるポストコード前の訂正箇所とレジスタの内容を比較して、CRCC訂正が正しいか誤訂正かを判定する。この場合、本発明の誤り訂正装置は、誤り訂正符号としてCRCCを用い、プリコードされた系列の誤り訂正装置において、最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを受けて消失箇所を特定し1CRCCブロック長にわたる全ての消失箇所を記憶するレジスタと、最尤復号系列の消失箇所について消失誤り訂正を行った複数の異なる候補系列を同時に出力する手段とを備える消失誤り訂正回路と、最尤復号系列及び各候補系列を各々ポストコード処理する複数のポストコードと、各ポストコードから出力された系列に対して各々誤り訂正を行う複数のCRCC訂正回路とを備え、各CRCC訂正回路で誤り訂正された系列においてCRCC訂正回路によるポストコード前の訂正箇所を出し、これと前記レジスタの内容を比較し、訂正箇所に該当する消失箇所が存在する場合にCRCC訂正回路は正しく訂正したと判定し、訂正箇所に該当する消失箇所が存在しない場合にCRCC訂正回路は誤訂正したものと判定することを特徴とする。

【0017】本発明の誤り訂正装置は、CRCCブロック長にわたる前記最尤復号系列に対し、消失箇所を仮訂正した結果を仮訂正箇所が互いに異なるように複数の候補系列に分配し、前記候補系列のそれぞれにCRCC訂正を行うことにより、CRCCブロック中の複数箇所の誤り事象を訂正する機能を有するものとすることができる。また、CRCCブロック中の前記消失箇所を仮訂正した結果を互いに異なるm箇所ずつを仮訂正した候補系列に分配し、前記候補系列のそれぞれにCRCC訂正を行うことにより、CRCCブロック中の(m+1)箇所の誤り事象を訂正する機能を有するものとすることができる。

【0018】誤り訂正装置は、また、CRCCブロック長にわたる前記信頼度をビット毎に判定閾値と比較し、判定閾値よりも小さい場合に、そのビット位置を先頭として前記誤りパターンを消失箇所とし、消失箇所を仮訂正し、これを第k(1≤k≤n)候補系列に分配し、これ以外の全ての候補系列には仮訂正を行う前の最尤復号系列を分配する手段、及び前記分配処理後にkを1増加し、kが最大値nに達するまで前記一連の処理を繰り返す手段を設けることができる。

【0019】また、本発明のデジタル磁気記録再生装置は、磁気記録媒体から読み出した信号波形をパーシャルレスポンス(PR)等化するPR等化手段と、PR等化手段から得られた信号系列から軟判定ML復号を行い、その最尤復号系列と該最尤復号系列の信頼度及び復

号誤りパターンを出力する軟判定復号手段と、誤り訂正手段と、を含むデジタル磁気記録再生装置であって、誤り訂正手段として前述の誤り訂正装置を用いたことを特徴とする。軟判定復号手段としては、前述の軟判定ML復号器を用いることができる。

【0020】また、本発明のデジタル磁気記録再生装置は、記録符号化し、誤り訂正符号化して磁気記録媒体に記録されたデジタル情報を再生するデジタル磁気記録再生装置において、磁気記録媒体から読み出した信号波形をパーシャルレスポンス(PR)等化するPR等化手段と、PR等化手段から得られた信号系列から軟判定ML復号を行い、その最尤復号系列と該最尤復号系列の信頼度及び復号誤りパターンを出力する軟判定復号手段と、最尤復号系列並びに復号誤りパターンと信頼度を用いて消失箇所を特定し特定された箇所に消失フラグを立てる手段と、消失フラグの立った箇所について消失誤り訂正を行い、消失誤り訂正によって複数の候補系列を同時に outputする手段と、前記候補系列及び前記最尤復号系列のそれぞれに対して誤り検出・訂正を行い、誤りのない系列又は訂正可能な系列を選択し、誤りのない系列についてはそのまま、訂正可能な系列については前記誤り検出・訂正による訂正後の出力を記録復号し、もの情報を再生する手段と、誤り訂正後の各系列について、誤りのないもの又は誤り訂正可能でかつ、誤訂正されないと判断された系列を復号系列とする手段とを設けたことを特徴とする。記録符号として1連続長が3以下、0連続長が11以下の符号化率16/17の記録符号を用い、PR等化信号としてそのインパルス応答が(5, 4, -3, -4, -2)となるものを用いるのが好ましい。

【0021】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。図1は、本発明によるデジタル磁気記録再生装置のシステム構成を示すブロック図である。記録側では、デジタルデータとしての0, 1情報系列は、記録符号化部101により、R=16/17等の高レートMTR符号(以下、16/17MTR(3;11)符号)に変換される。MTR(3;11)符号は、連続磁化反転数を3(記録データの1連続長を3)以下、0連続長を11以下に抑える符号であり、その詳細は既出願の特願平10-43186号に記載されている。これにより、再生側ML復号による4ビット以上の連続誤りは除外され、誤りは3ビット以下の連続誤り及び1001誤りパターンに限定される。上記パターンにおいて1が誤りを意味している。よって、16/17MTR(3;11)符号により、復号誤り特性を向上することができる。0連続長の制限は周知のように、再生部のタイミング抽出や利得制御(図1では省略)の性能低下を防ぐことを目的としている。記録符号は前記16/17MTR(3;11)符号以外の符号、例えば従来の

16/17符号を用いてもよい。ただしの場合、再生側ML復号の誤りパターンを上記のように限定することはできない。本実施例では記録符号に前記MTR(3;11)符号を用いた場合を述べる。

【0022】最初に、16/17MTR(3;11)符号について簡単に説明する。16/17MTR(3;11)符号は符号化レートを従来と同じ16/17に保ち、かつプリコード前の符号“1”連続長を3以下、“0”連続長を11以下に抑えたトレリス符号である。これにより、連続磁化反転数を3以下に抑え、4ビット以上の連続復号誤りを阻止することが可能である。

【0023】図3に、16/17MTR(3;11)符号を適用したME EPR4チャネルトレリスを示す。図において、 $a_{k-3} a_{k-2} a_{k-1} a_k$ はチャネルの状態を表し、0000~1111の16状態である。各状態に対し、データ a_k が入力されるとME EPR4チャネル信号 y_k が outputされ、次の状態に遷移する。16/17MTR(3;11)符号の拘束条件により、状態遷移0101→1010又はその逆の遷移は除外される。16/17MTR(3;11)符号では最小距離誤り(3ビット連続誤り)は除去できないが、4ビット以上の連続誤りは全て除外され、従来の16/17符号化ME EPR4MLに対して約1dBのS/N利得を実現可能である。また、対象となるME EPR4MLの復号誤りパターンが3ビットまでの連続誤り及び1001パターンに絞られるため、ME EPR4チャネルトレリスの構成及び、後に述べる消失誤り訂正における信頼度抽出処理が簡易になる。

【0024】16/17MTR(3;11)符号の構成方法につき、以下に概要を述べる。16/17MTR(3;11)符号は、大きく「GCR(Group Code Recording)符号の構成」と「符号語接続部の変換」の2段階で実現される。その手順は次のようになる。

【0025】[1] 16/17GCR符号の構成

(1) 17ビットの符号中に4ビット以上の1(磁化反転)の連続が無い符号を選択する。これにより、符号語の接続部を除く位置で、連続磁化反転を3以下にすることができる。

(2) 次に、残った17ビットの符号中から11ビット以上の0の連続が無い符号を選択する。これにより、符号語接続部を除く位置で、0連続長を10以下にすることができる。ここで、0連続長を10以下にするのは、

[2]の符号語接続部の変換において、0連続長が1だけ増加して11となるからである。

【0026】(3) 更に、符号の最上位ビット側からの3ビット又は最下位ビット側からの3ビットが111である符号を除く。これにより、符号語の接続部でのみ1が4ビット連続し、他では3ビット以下の1の連続となる(ここで除かれた符号語が、[2]において符号語の接続部の変換に使用されることになる)。

(4) 最後に、カタストロフィ系列を生成し得る次の4つの符号を除く。

00110011001100110,
01100110011001100,
11001100110011001,
10011001100110011

(5) (1)～(4)の操作による条件を満たした6542個の符号語の中から、65536個の符号語を選択し、データに割り当てて16/17GCR符号を作成する。その変換式については、ここでは省略する。

【0027】[2] 符号語接続部における0連続長制限及び1連続長制限のための変換

上記[1]により構成された16/17GCR符号では、符号語の接続部において1連続長が4ビット、また0連続長が最大で20になる。そこで、以下の方法により、符号語の接続部の8ビット（下位4ビットと上位4ビット）について変換を行う。変換は、[1]で構成した16/17GCR符号には現れない符号である、最下位ビット側からの3ビットが全て1である符号及び最上位ビット側からの3ビットが全て1である符号を使用する。

【0028】(1) 1連続長の制限

符号語の接続部に現れる4ビット連続の1を含む場合は4通りあり、以下のように変換する。

変換前 → 変換後

- a) 0011, 1100 → 0111, 0100
- b) 0011, 1101 → 0111, 0101
- c) 1011, 1100 → 1010, 1110
- d) 1011, 1101 → 1000, 1110

【0029】(2) 0連続長の制限

符号語の接続部での0連続長が11を越えるものは7通りあり、以下のように変換する。この際、e, g, h, jでは、0連続長が1だけ増加する。従って、最終的に0連続長を11とすることができます。

変換前 → 変換後

- e) 1000, 0000 → 0111, 0000
- f) 0100, 0000 → 0100, 1110
- g) 1100, 0000 → 0110, 1110
- h) 0000, 0001 → 0000, 1110
- i) 0000, 0010 → 0111, 0010
- j) 0000, 0011 → 0111, 0110
- k) 0000, 0000 → 0010, 1110

【0030】一方、16/17MTR(3;11)符号の復号は、符号系列を17ビットの符号語毎に分割し、符号語接続部の何れかの端に3ビット連続の1があれば、上記[2]a)～k)の逆変換を行った後、上記[1]のGCR符号を復号変換することで、実現できる。

【0031】図1に戻って、記録符号化された系列は次に、CRCC符号化部102により誤り訂正符号化がな

される。CRCC符号化レートはできるだけ高レートとなるよう構成されており、ここでは例えば、544ビットのデータに17ビットのパリティを付加する。CRC Cブロック長は561ビットである。前記パリティのうち、最後の4ビットはMTR符号の制約条件（0連続長及び1連続長）を満たすための補助ビット列である。よって、残りの13ビットが実質的なCRCC冗長ビット列の長さとなる。これについてはCRCC誤訂正確率を計算する際に用いる（後述）。前記パリティにより、再生側ML復号誤りの頻出パターンを特定し、1CRCCブロック中における1箇所の誤り事象を訂正することができる。CRCC符号化された系列は、プリコード103により、1/(1+D)を伝達関数とする符号に変換される。ここで、Dは遅延演算子であり、遅延時間はビット間隔に等しい。プリコードされた系列は、增幅器、記録ヘッド等を介し、磁気記録媒体104に磁気情報として記録される。

【0032】一方、再生側では、磁気記録媒体104に記録された磁気情報を、再生ヘッド、增幅器等を介してアナログ電気信号に変換し、これをA/D変換器105で、ビット間隔毎にサンプルされたデジタル信号に変換する。前記デジタル信号は、PR等化回路106により、MEEP4 (Modified EEP4) のパーシャルレスポンスチャネルに等化される。ここで、MEEP4は、EEP4MLのインパルス応答(1, 2, 0, -2, -1)の各係数を(5, 4, -3, -4, -2)に修正したものである。これにより、雑音の相関や最小距離復号誤りの発生頻度をEEP4MLよりも低減することができ、復号誤り特性が向上する。前記PR等化は、トランスポンダルフィルタによって実現できる。

【0033】等化された信号は軟判定ML復号器107により、最尤復号結果（最尤復号系列）diをポストコード1090、消失誤り訂正回路108に出力するとともに、その信頼度Ri及び誤りパターン番号niを消失誤り訂正回路108に出力する。ここでiは時刻を表す。ポストコード1090～109nの伝達関数はいずれも1+Dである。またni=0, 1, 2, 3であり、それぞれポストコード前のMEEP4ML復号誤りパターン(10010000), (10000), (110000), (1110000)に対応する。これらにおいて、1が誤りである。また後半4ビットの0はチャネル状態が再び正しい系列にマージするまでを示している。よって、()内のビット数が誤り事象の長さに相当する。MTR(3;11)符号により4ビット以上の連続誤りは除外されるため、想定される誤りはこれらに集中する。よって、信頼度はこの4つの誤りパターンに対して計算すればよく、簡易な処理で実現できる。信頼度算出方式の詳細については後で述べる。

【0034】消失誤り訂正回路108では、信頼度Ri及び誤りパターン番号niを用いて最尤復号結果diの

消失訂正を行う。本発明では、CRCCブロック中の複数箇所を訂正可能な消失誤り訂正方式を提供できる。本実施例ではその一例として、1CRCCブロック中の2箇所までの誤り事象を訂正する構成例について述べる。本発明においては、List-SOVAに基づくリスト出力型消失誤り訂正方式を用いる。リスト出力型消失誤り訂正方式は、消失訂正結果として複数候補を出し、CRCCによりシンドロームが0又は訂正可能なものを選択する方式である。ここでは高速処理のため、消失訂正された結果として、第1候補から第n候補までをパラレルに出力する。R_iが閾値Dよりも小さい場合は、n_iに対応する誤りが発生したものと仮定し、この時点からの誤りパターンを消失箇所としてその位置だけを仮訂正する。仮訂正された系列は第1候補としてポストコード1091に出力される。この時、第1候補以外の系列は仮訂正を行わずにそのままを出力する。一方、R_i ≥ Dの場合はd_iの信頼度が高いものと判断し、いずれの候補とも訂正を行わずにそのままを出力する。再びR_i < Dとなった時、上記と同様に消失箇所の仮訂正を行い、第2候補としてポストコード1092に出力する。この時、第2候補以外の系列は仮訂正を行わずにそのままを出力する。以下同様に、R_i < Dが検出された位置を先頭として誤りパターンn_iを消失箇所として仮訂正し、第k候補(1 ≤ k ≤ n)としてポストコード109kに出力する。第k候補以外の系列は仮訂正を行わずにそのままを出力する。第n候補に達した時点で消失訂正処理を終了する。

【0035】上述の処理によって1CRCC中の2箇所の誤り事象を訂正できる理由につき、図4を用いて詳しく説明する。図において、1CRCCブロックにわたる復号結果をチャネル状態の遷移履歴で示し、正しい復号系列を水平な直線とする。今、MEEP4MLの復号結果に2箇所の誤りがあるものとし、状態が誤ったパスに遷移して再びマージしている(図中の折れ線で表示)。この復号系列に対し、信頼度がある閾値Dよりも小さい箇所(誤りと仮定した箇所)の先頭及び推定される誤りパターンを消失位置としてフラグ↑で特定している(図中では先頭位置のみを表示)。第1ブロックにおける各消失位置の信頼度をそれぞれR_{i1}、R_{i2}、R_{i3}とすると、仮訂正候補として、R_{i1}に対応する消失箇所の誤り、R_{i2}に対応する消失箇所の誤り、R_{i3}に対応する消失箇所の誤りのみを各々1箇所訂正し、候補として出力する。

【0036】その後、各候補系列及びMEEP4ML復号系列の4通りの候補に対してCRCC訂正を行い、シンドロームが0又は1箇所訂正可能と判断された系列を選択する。この例ではシンドロームがいずれも0でないが、仮訂正候補3がCRCC訂正可能であるので、これを訂正することにより、実質的に2箇所の誤り事象を訂正できる。この考え方を拡張すれば、一般にn箇所の

消失位置をそれぞれ仮訂正することにより、(n+1)通りの候補系列の中からシンドロームが0又はCRCC訂正可能なものを選択することで2箇所訂正を実現することができる。原理的には、消失箇所の全ての組み合せ((2ⁿ⁺¹)通り)について仮訂正を行えば、必ず全ての誤りを訂正できることになる。

【0037】図の例では2箇所誤りのうちの一方に消失位置が特定されておらず、消失フラグの見逃しが生じている。その場合でもいずれかの位置を正確に特定できれば、そこを仮訂正することで2箇所訂正を実現できる。ここでは仮訂正候補3が選択されることになる。このように、提案方式では1箇所までの見逃しを許容できる特徴がある。以上の説明では理解を容易にするため、消失箇所を誤り推定位置の先頭で示しているが、実際の仮訂正では先頭からの誤りパターンn_iをも特定している。これについては後で述べる。

【0038】上記手法に従って、軟判定ML復号器107より出力された最尤復号結果d_iはポストコード1090及び消失誤り訂正回路108に、信頼度R_i及び誤りパターンn_iは消失誤り訂正回路108に送られた後、仮訂正がなされる。本実施例では、CRCCブロック長にわたってポストコード前の消失フラグ位置を格納する消失フラグレジスタ800を設け、各CRCC訂正部1100～110nによる訂正箇所が消失フラグレジスタ800の内容と一致する箇所があるかどうかをチェックする。すなわち消失フラグレジスタ800は、消失誤り訂正回路108において、CRCCブロック長にわたり仮訂正された全ての候補の訂正箇所をフラグ信号「1」として記憶している。訂正箇所以外は「0」である。

【0039】最尤復号結果d_i及び消失誤り訂正回路108から出力された仮訂正候補1～nは、それぞれポストコード1090～109nを通った後、CRCC訂正回路1100～110nにて誤り検出及び訂正がなされ、その訂正位置がフラグ位置比較回路1110～111nにおいて、消失フラグレジスタ800の内容と比較される。この場合、CRCCで訂正するパターンはポストコード後のものであるため、これをポストコード前の誤りパターンに変換したもので比較する必要がある。変換処理は、CRCC訂正回路において容易に実現できる。すなわちCRCCにより抽出された誤りパターンをROMテーブル等でポストコード前の誤りパターンに変換した上で、訂正位置情報を用いて、該当箇所を前記変換後の誤りパターンとすればよい。フラグ位置比較回路1110～111nにおいては、前記訂正位置に変換後の誤りパターンと一致するフラグが消失フラグレジスタに存在する場合に一致検出信号F_i(i=0, …, n)を1、そうでない場合に0をセレクタ回路111に出力する。

【0040】一方、CRCC訂正回路からは訂正結果A

$0, \dots, A_n$ に加えて、シンドローム及び訂正可否判定信号の各2ビット $S_0, C_0; \dots; S_n, C_n$ をセレクタ回路111に出力する。 C_i ($i = 0, \dots, n$) はCRCC訂正可能と判断された場合に1、そうでない場合に0を出力する。ここで訂正の可否は、シンドロームの値が、訂正の対象となる誤りパターン及びその位置を特定できるかを判断することである。特定できない場合は訂正不可能であり、CRCCブロック中で2箇所以上の誤り事象が発生したものと判断する。

【0041】セレクタ回路111では、シンドローム S_0, \dots, S_n が0の候補を選択する。シンドロームがいずれも0でない場合は、CRCC訂正可能と判断される候補として C_0, \dots, C_n のいずれかが1で、かつ、それに対する一致検出信号 F_i が1のものを選択する。 F_0, \dots, F_n のいずれも1でない場合は、 C_0, \dots, C_n のいずれかが1の候補を選択する。ただし、この場合はCRCCで誤訂正された可能性が高くなる。 C_0, \dots, C_n のいずれも1でない場合は、CRCCブロック長にわたるMEEP R4ML復号系列に訂正不可能な誤りが生じたことを意味する。この場合は再送要求信号をディスク制御装置(図では省略)に送信し、その箇所のデータを磁気記録媒体104から再度読み出し、上記処理を行う。本方式により、CRCC訂正可能と判断された候補から、誤判定されたものを除外し、特性劣化を防止することが可能となる。

【0042】前記により選択された結果は、セレクタ回路111から記録復号部112に出力する。記録復号部112では $16/17$ MTR(3;11)符号が復号される。記録復号されたデータは元の情報として計算機等に送信される。上記手法によってCRCCによる誤訂正が検出され、性能劣化を防止できる原理につき、図5を用いて説明する。CRCC等の誤り訂正においては、1 CRCCブロック中に2箇所以上の誤りがあるにもかかわらず、訂正可能と誤判定することがあり、誤訂正の原因となっている。CRCC誤訂正の確率は、誤りシンドロームの総数に対する訂正対象となる誤り個数の割合で近似できる。すなわち、次の〔数1〕で与えられる。

【0043】

〔数1〕 $P_e = L_m / N_s$

ここで、 L はCRCCブロック長、 m は訂正可能な誤りパターン数、 $N_s = 2^r$ はシンドロームパターンの総数、 r はCRCC冗長ビットの長さである。例えば、 $L = 561$, $m = 4$, $r = 13$, $N_s = 2^{13}$ のとき、上式に代入すると、 $P_e = 0.274$ を得る。これは、1 CRCCブロック中に2箇所以上の誤りが発生した場合に、約4回に1回の頻度で誤訂正を引き起こすことを意味している。これは消失誤り訂正の特性改善を妨げる要因となる。

【0044】上記問題点を解決するため、図1に示すように、CRCCの誤訂正を検出し、その影響を軽減する

機能を設ける。その基本概念は、図5に示すように、CRCC訂正で実際に訂正を行った箇所に消失フラグが存在しているかをチェックし、存在していないければ誤訂正した可能性が高いものと判断する。図5の例では、2箇所の誤りが発生した箇所を含め、3箇所に消失フラグが立っており、それぞれの仮訂正結果に対してCRCCが訂正の可否を判断している。そのうち、仮訂正候補1においてCRCCが訂正可能と誤判定したものとする。この時、各候補のCRCC訂正結果を見ると、正しく訂正された候補2及び3においては訂正箇所に消失フラグが存在する。一方、誤訂正された候補1では、信頼度とは全く相関のない位置が訂正され、消失フラグは存在しない。これより、候補1は誤訂正されたものと判断できる。

【0045】図6に、軟判定ML復号器107の構成を示す。本方式では、想定されるMEEP R4MLの誤りパターンに対する尤度差を求め、その最小値を各時点における信頼度として出力する。図において、MEEP R4チャネルに等化された信号は、ビタビ検出器1070で最尤復号がなされる。最尤復号結果はバイナリデータとしてシフトレジスタ1(1071)及びチャネル再構成回路1078に送られる。チャネル再構成回路1078では、バイナリデータから再びMEEP R4チャネル信号を作り出す。MEEP R4チャネル再構成信号は次の〔数2〕で与えられる。

【0046】

〔数2〕

$$a_k = \sum_{i=0}^4 C_i d_{k-i}$$

【0047】ここで、 d_k 、 a_k は時刻 k における最尤復号データ及びチャネル再構成信号、 $C_0 \sim C_4$ はタップ係数であり、各々MEEP R4チャネルのインバ尔斯応答係数PR(5, 4, -3, -4, -2)に対応する。上記処理はトランスバーサル型のデジタルフィルタで容易に実現できる。 d_k 及び a_k は各々シフトレジスタ1(1071)及びシフトレジスタ2(1072)に出力される。前記シフトレジスタの段数は誤り事象の長さの最大値で決まり、ここでは(10010000)、すなわち8ビットである。一方、元の等化信号は、ビタビ検出器内バスメモリ長(20ビット程度)に相当する遅延回路1074を通して、 y_k としてシフトレジスタ3(1073)に入力される。シフトレジスタ長は8ビットである。時刻 $i = k - 7$ における信頼度 R_i は信頼度計算回路1076において、各シフトレジスタ1~3(1071~1073)に記憶されている信号を用い、次の〔数3〕で算出される。

【0048】

〔数3〕

$$R = \min\{\Delta M_m; n_i\} = \min\left(\left|\sum_{j=0}^7 [2\Delta a_{i+j}(a_{i+j} - a_{i+j}) - \Delta a_{i+j}^2]\right|; n_i\right)$$

【0049】ここで、 $\min\{\Delta M_m; n_i\}$ は $n_i = 0, 1, 2, 3$ に対し最小値を与える ΔM_m を表す。上式において ΔM_m に相当する項は、最尤復号系列とその誤りパターン n_i に対する系列との尤度差の絶対値を示す。 a_{i+j}, y_{i+j} ($j = 0, \dots, 7$) はシフトレジスタ 2 (1072) 及びシフトレジスタ 3 (1073) に格納されたチャネル再構成信号及び元の等化信号である。また、 Δa_{i+j} はチャネル信号の補正值であり、最尤復号系列に対する誤りパターンに対するチャネル状態遷移のMEEP R4信号から、最尤復号系列に対する状態遷移のMEEP R4信号を差し引いたものである。これはシフトレジスタ 1 (1071) の出力側4ビット ($d_{i+3}, d_{i+2}, d_{i+1}, d_i$) 及びそれに対する誤りパターン n_i によって定まる。

【0050】例えば、 $(d_{i+3}, d_{i+2}, d_{i+1}, d_i) = (1, 0, 1, 0)$ 、誤りパターン $n_i = 3$ の時、データは $(1, 1, 0, 1)$ と誤り、その時の補正值系列は $(\Delta a_{i+7}, \Delta a_{i+6}, \Delta a_{i+5}, \Delta a_{i+4}, \Delta a_{i+3}, \Delta a_{i+2}, \Delta a_{i+1}, \Delta a_i) = (0, -2, -2, -1, 3, -2, -1, 5)$ である。すなわちこの場合、誤り事象の長さは7ビットであり、最尤復号系列のチャネル信号列の各々に対し、上記補正值系列を加算したもののが誤り系列となる。補正值系列は、 $(d_{i+3}, d_{i+2}, d_{i+1}, d_i)$ の4ビット及びそれに対する誤りパターン番号2ビットの計6ビットをアドレスとして ROM 1075 に格納することにより、ただちに出力して ROM 1075 に格納することにより、ただちに出力することができる。上記処理は図中においては各種誤りに対する尤度差計算 0~3 の出力 ΔM_m の最小値をセレクタ回路 1077 で選択することで実現できる。セレクタ回路 1077 からは最尤復号結果 d_i の信頼度 R_i として ΔM_m の最小値、及びこれに対する誤りパターン n_i が outputされる。従って、 d_i の信頼度は R_i であり、これが誤ったと仮定すれば誤りパターン n_i である確率が最も高いと推定できる。以上により、軟判定 ML 変換器 107 は MEEP R4 等化信号から、最尤復号データ d_i と、その信頼度 R_i 並びに誤りパターン n_i を出力することができる。

【0051】図7に、消失誤り訂正回路 108 の構成を示す。前述の最尤復号結果 d_i 、信頼度 R_i 、誤りパターン n_i は消失誤り訂正回路 108 に入力され、上記で述べた手法に従って仮訂正がなされる。 R_i は閾値判定回路 1080 において閾値 D と比較される。 $R_i \geq D$ の時、 d_i の信頼度は高いものと判断し、訂正を行わない。すなわち消失箇所訂正回路 1081 の出力は $d_i' = d_i$ である。 d_i' は分配回路 1082 により全てのシフトレジスタ 1~n (10821~1082n) に配送される。各シフトレジスタ長は CRCC ブロック長に等しい。

等しい。この時閾値判定回路 1080 の出力 Y は 0 であり、カウンタ 1083 の値 p は以前の値を保持している。 p は CRCC ブロック長を周期として 0 にリセットされる。ここでは $p = 0$ とする。 $R_i < D$ の時、閾値判定回路 1080 の出力 Y は 1 となり、 p がカウントアップされる。ここでは $p = 1$ である。

【0052】消失箇所訂正回路 1081 では、 d_i を先頭位置として、 n_i に対応する誤りパターンで消失訂正を行う。消失訂正された結果は分配回路 1082 により、第 1 候補としてシフトレジスタ 1 (10821) のみに送られる。これ以外のシフトレジスタ 1~n (10822~1082n) には全て、消失訂正を行う前のデータが入力される。以下同様にして、 p が上限値 n までカウントアップされる毎に d_i を先頭位置とする誤りパターン n_i の消失訂正がなされ、第 p 候補としてシフトレジスタ p のみに送られ、これ以外のシフトレジスタには全て、消失訂正を行う前のデータが入力される。 p の最終カウント値が上限値 n に達しない場合はそこで消失訂正処理を終了する。上記により 1 節所ずつ消失訂正された系列は、それぞれ仮訂正候補 1~n として各々ボストーカーダ 1091~109n に出力される(図1参照)。

【0053】一方、分配回路 1082 は更に、CRCC ブロック長にわたる全ての消失箇所を示す情報を出し、消失フラグレジスタ 800 に格納する。これは、上記候補系列 1~n で仮訂正されたビット位置に「1」を出力する。これ以外は 0 である。すなわち消失フラグレジスタ 800 には、CRCC ブロック長における全ての消失フラグが記憶される。前記消失フラグレジスタ 800 は後で述べる CRCC 誤訂正の検出に用いられる。尚、前記分配回路 1082 については、仮訂正を 1 節所とした場合の構成を前提に述べたが、これを拡張して、複数箇所の仮訂正を行うように分配回路を構成することも可能である。

【0054】図8に、2箇所の仮訂正を行うための原理を示す。図において、CRCC ブロック内で 4 節所の消失誤り 1~4 が発生し、この中の 2 節所を仮訂正する場合を考える。その組合せは $C_2 = 6$ 通りであるから、仮訂正に必要な候補数は 6 である。図8より、候補 1~6 はそれぞれ、消失箇所 1, 2, 消失箇所 1, 3, 消失箇所 1, 4, 消失箇所 2, 3, 消失箇所 2, 4, 消失箇所 3, 4 について仮訂正を行えばよいことがわかる。これをまとめると表1のようになる。

【0055】

【表1】

カウンタ P	訂正候補番号
1	1, 2, 3
2	1, 4, 5
3	2, 4, 6
4	3, 5, 6

【0056】従って先に述べたように、信頼度R_iが閾値Dよりも小さい場合にカウンタ値pを1ずつ増加し、表1におけるpの値に対応する訂正候補番号のみについて、当該消失箇所(1箇所)を誤りパターンn_iだけ抜て、該当しない候補については仮訂正を行わない。訂正し、該当しない候補については仮訂正を行わない。上記処理は図7の消失箇所訂正回路1081においてカウンタ値pを入力後、Pに対する訂正候補番号をROMテーブル等で指定することにより容易に実現できる。このようにして2箇所の仮訂正を行えば、図8に示すような3箇所の誤りが発生しても、候補1, 3, 5のいずれについてもCRCCにより更に1箇所の誤りを訂正し、最終的にCRCCブロック中の3箇所までの誤りを訂正することが可能となる。消失箇所数pが4に達しない場合についても、p<4の範囲で表1の組合せに従って処理を行えばよい。ここでは消失箇所数が4及び仮訂正数が2の場合を例に述べたが、これ以外の任意の組合せについても、上記と同様の処理を行えることは明らかである。このように、本発明により、CRCCブロック中の3箇所以上の誤り事象を訂正することが可能となる。

【0057】従って本発明により、ブロック中の複数箇所の誤りを容易に訂正でき、かつ消失誤り訂正に際しCRC等の誤り訂正による誤訂正を検出することが可能となり、従来方式に比べて復号誤り特性が向上する。また、本発明は、16/17MTR(3:11)符号及びMEEP R4チャネル以外の任意の記録符号及びPRチャネルに適用可能である。

【0058】
【発明の効果】以上のように本発明によれば、ブロック中の複数箇所の誤りを容易に訂正でき、かつCRCC等による誤り検出・訂正手段における誤訂正を検出することができるとなり、消失誤り訂正能力の低下を防止できる。従って本発明により、高密度記録が可能なディジタル

ル磁気記録再生装置を提供できる。

【図面の簡単な説明】

【図1】本発明によるディジタル磁気記録再生装置のシステム構成を示すブロック図。

【図2】従来のディジタル磁気記録再生装置の構成を示すブロック図。

【図3】16/17MTR(3:11)符号化MEEP R4チャネルのトレリス線図。

【図4】本発明による2箇所誤り事象訂正の原理図。

【図5】本発明によるCRCC誤訂正検出機能の原理図。

【図6】本発明による軟判定ML復号器の構成図。

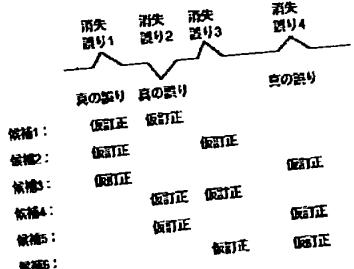
【図7】本発明による消失誤り訂正回路の構成図。

【図8】2箇所の仮訂正を行うための原理図。

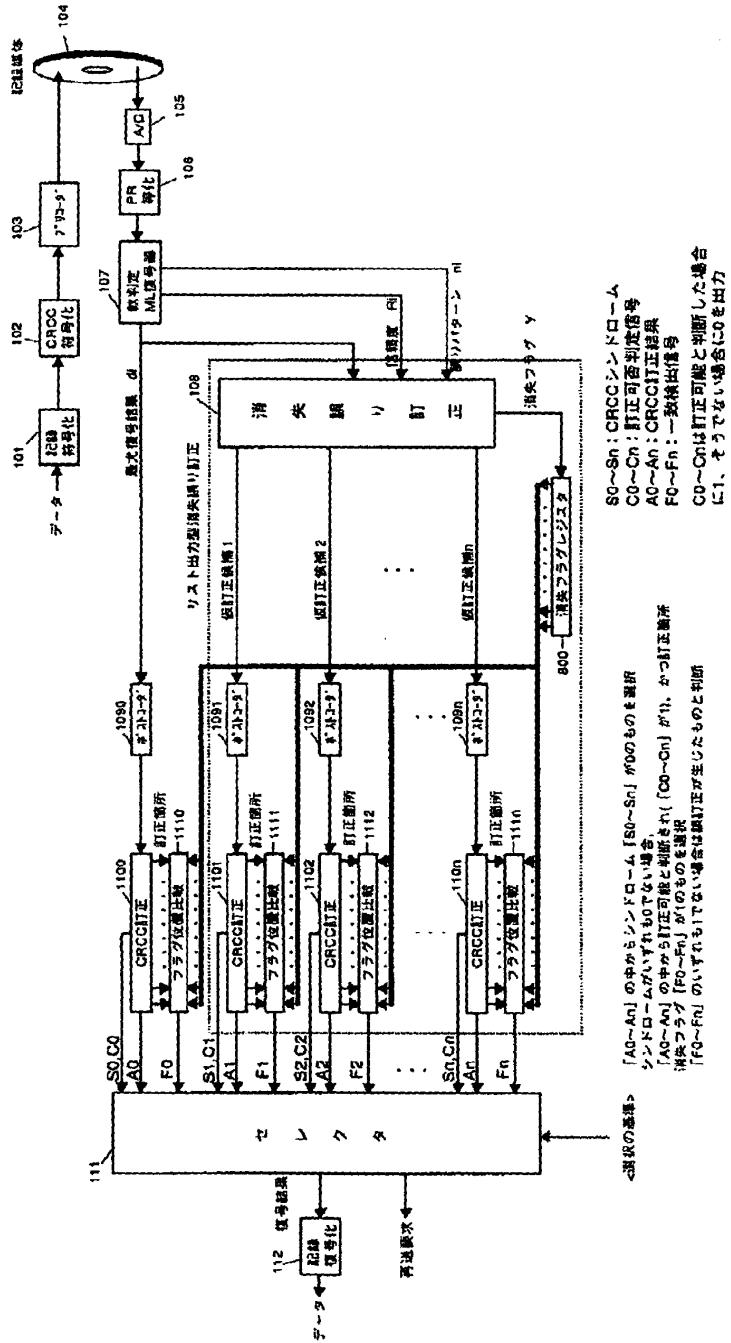
【符号の説明】

- 101, 201…記録符号化部
- 102…CRCC符号化部
- 103, 202…プリコード
- 104, 205…磁気記録媒体
- 105, 208…A/D変換器
- 107…軟判定ML復号器
- 108…消失誤り訂正回路
- 109~109n…ポストコード
- 1100~110n…CRCC訂正回路
- 111, 1077…セレクタ回路
- 112…記録復号部
- 1070…ビタビ検出器
- 1071~1073, 10821~1082n…シフトレジスタ回路
- 1074…遅延回路
- 1075…ROM
- 1076…信頼度計算回路
- 1078…チャネル再構成回路
- 1080…閾値判定回路
- 1081…消失箇所訂正回路
- 1082…分配回路
- 1083…カウンタ
- 1110~111n…フラグ位置比較回路
- 800…消失フラグレジスタ

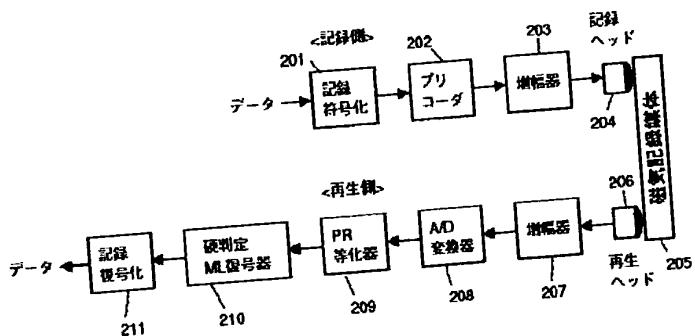
【図8】



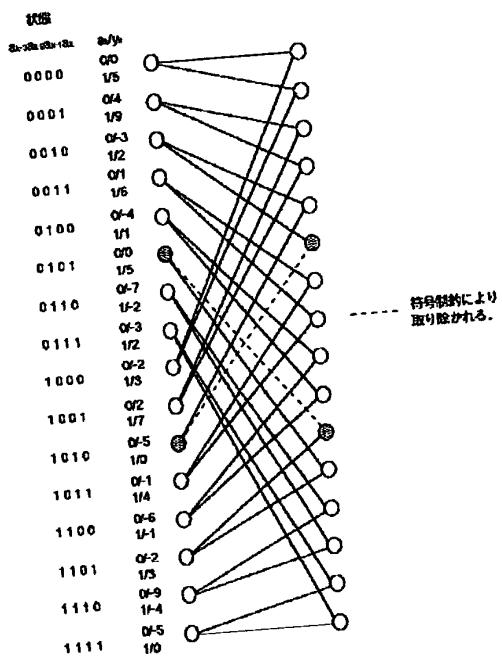
[图1]



【図2】

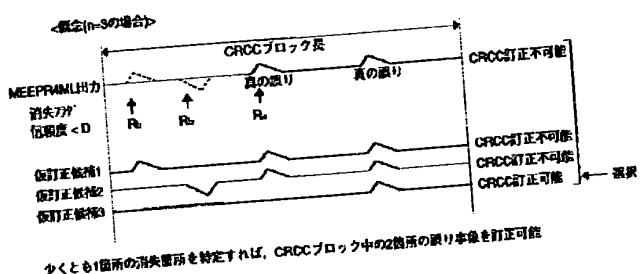


【図3】

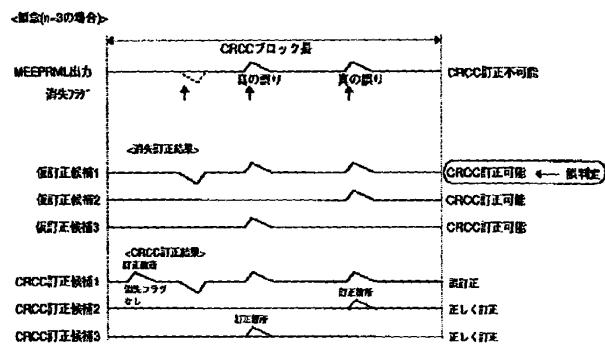


16/17MTP(3;11)符号化MEEPR4チャネルのトレリス線図

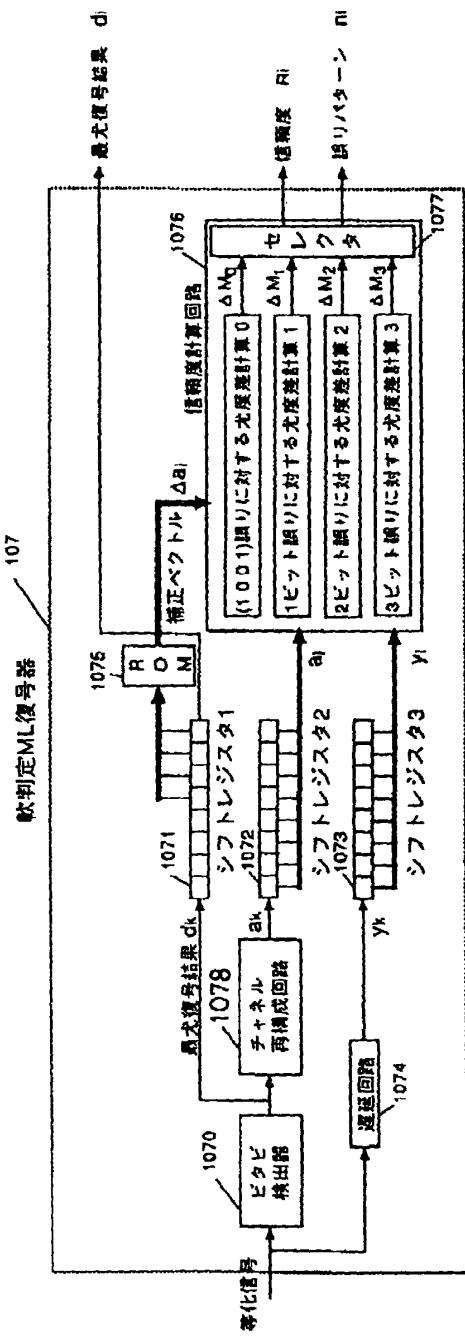
【図4】



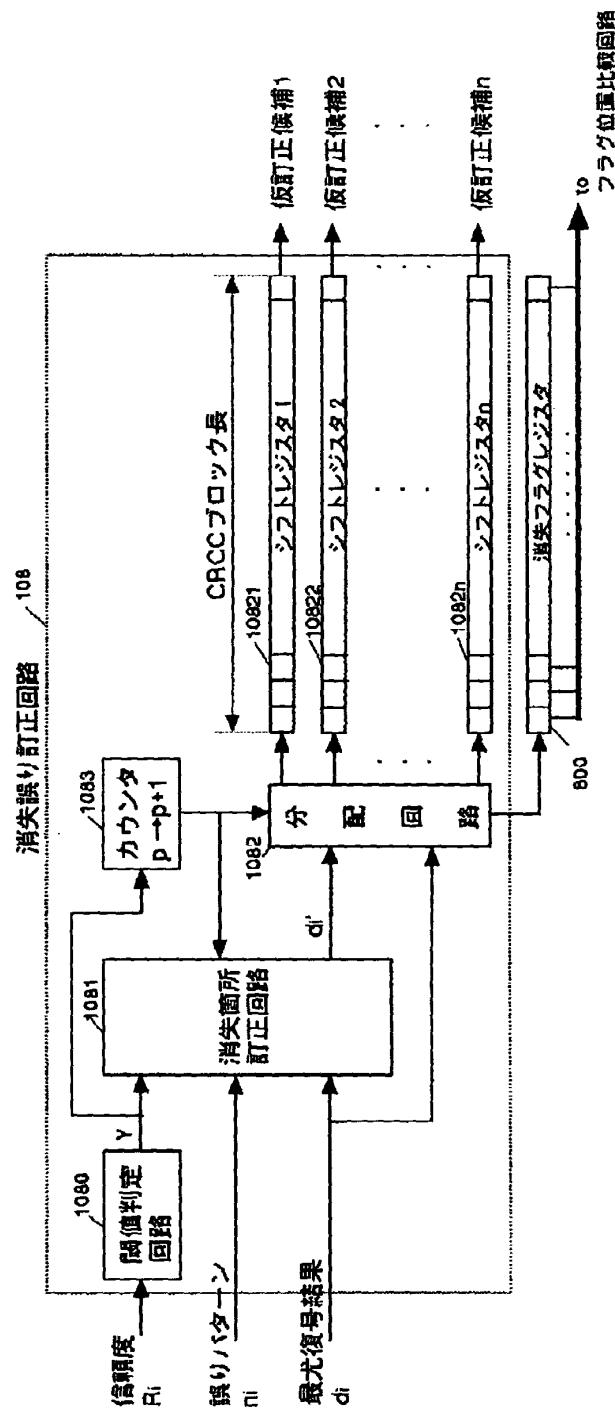
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 渡部 善寿
神奈川県小田原市国府津2880番地 株式会
社日立製作所ストレージシステム事業部内
(72)発明者 澤口 秀樹
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 三田 誠一
神奈川県小田原市国府津2880番地 株式会
社日立製作所ストレージシステム事業部内
F ターム(参考) 5D031 AA03 AA04 FF03
5J065 AA01 AA03 AB01 AC02 AD04
AD10 AE02 AF03 AH05 AH07
AH09 AH15 AH23